SUROPEAN PATENT OF CE

Patent Abstracts of Japan

PUBLICATION NUMBER

03106043

PUBLICATION DATE

02-05-91

APPLICATION DATE

20-09-89

APPLICATION NUMBER

01245527

APPLICANT: NEC IC MICROCOMPUT SYST LTD;

INVENTOR:

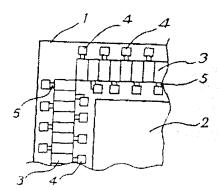
NUMAGUCHI YOSHITOMO;

INT.CL.

H01L 21/60

TITLE

SEMICONDUCTOR DEVICE



ABSTRACT: PURPOSE: To make it possible to uniformize the wiring length of the connection conductors between input/output circuits and bonding pads and to make it possible to widen easily the wiring width as well of the connection conductors by a method wherein the pads are arranged not only on the outer sides of input/output circuit regions but between an internal circuit region and the input/ output circuit regions.

> CONSTITUTION: An internal circuit region 2 is formed on the inner side of a semiconductor chip 1 and input/output circuit regions 3 are formed in such a way as to encircle the region 2. Bonding pads 4 are alternately arranged on the outer sides and the inner sides of the regions 3 and are connected with input/output circuits by pad connection conductors 5. Thereby, the wiring length of the connection conductors between the pads 4 and the input/output circuits can be uniformized and the wiring width of the connection conductors can be also easily widened.

COPYRIGHT: (C)1991, JPO& Japio

⑩ 日本 国 特 許 庁 (JP)

① 特許出願公開

@ 公 開 特 許 公 報 (A) 平3-106043

50Int.Cl.⁵

識別記号

庁内整理番号

⑩公開 平成3年(1991)5月2日

H 01 L 21/60

301 N 6918-5F

審査請求 未請求 請求項の数 1 (全2頁)

図発明の名称 半導体装置

> ②特 頭 平1-245527

願 平1(1989)9月20日

⑫発 明 者

東京都港区芝5丁目7番15号 日本電気アイシーマイコン

神奈川県川崎市中原区小杉町1丁目403番53

システム株式会社内

⑪出 願 人 日本電気アイシーマイ

コンシステム株式会社

四代 理 人 弁理士 内 原

1. 発明の名称 半導体装置

2. 特許請求の範囲

半導体チップ外周部に入出力回路領域を配した 半導体装置において、ポンディングパッドを入出 力回路領域の外側だけでなく、内側の内部回路領 域と外側の入出力回路領域の間にも配することを 特徴とする半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、高集積化、多ピン化に有効な半導体 装置に関する。

〔従来の技術〕

逆来、この顔の半導体装置は第3図に示す様に 入出力回路領域の外側に千鳥にポンディングパッ ドを配していた。

(発明が解決しようとする課題)

上述した従来の半導体装置は、ボンディング バッドが千鳥に配される為、外側のボンディング パッドと入出力回路間の配線は内側のボンディン グパッドと入出力回路間の配線に比べ距離が離れ る上、内側のボンディングパッド間を通さなけれ ばならない為、配線巾を太くしにくいという欠点 がある。

[課題を解決するための手段]

本発明の半導体装置は、半導体チップの外層に 形成される入出力回路領域と入出力回路領域の外 側に形成されるボンディングパッドと半導体チッ プの中央に形成される内部回路領域、及び入出力 回路領域と内部回路領域との間に形成されるボン ディングパッドを有している。

(実施例)

次に、本発明について図面を参照して説明する。 第1図は本発明の第1の実施例である。

半導体チップ1の内側に内部回路領域2が形成 され、その内部回路領域2を取り巻くように入出

時期半3-106043(2)

カ回路領域3が形成される。ボンディングパッド4は前述入出力回路領域3の外側と内側に交互に配置されパッド接続線5によって入出力回路と結線される。

第2図は、本発明の第2の実施例である。本例ではボンディングパッド4は入出力回路領域3の外側と内側に2:1の比で配置されている。

〔発明の効果〕

以上説明したように本発明は、ボンディングパッドを入出力回路領域の外側だけでなく内部回路領域と入出力回路領域の間にも配することにより、入出力回路とボンディングパッド間の接続線の配線長を均一にでき、配線巾も容易に広くできる効果がある。

又、入出力回路領域の内側にもボンディング パッドがあるので内部回路と入出力回路の分類電 源供給が容易にでき、入出力回路領域がより外周 部に形成されるので配置できる入出力回路数を増 すことができる効果もある。

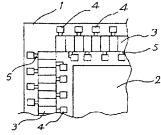
4. 図面の簡単な説明

第1回は末発界の第1の実施側の平面図、第2 区は第2の表施門の平面図、第3回は従来例の平 面図である。

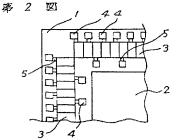
1……半導体チップ、2……内部回路領域、3……入出力回路領域、4……ボンディングパッド、5……パッド接続線、

代理人 并理士 内 原 晋





- 1. 半導体 天,7"
- 2. 内部回路领域
- 3.入出为回路领域
- 4 ポンティップ パット
- 5.八小摄镜探



第 3 図

